地址	功能	长度 (字 节)	缺省值	功 能 描 述
0x0007	Communication Device	0x01	0x01	用于通讯命令的设备; 可以用于通讯命令的设备有 MCU 串口、高速 串口和 SPI 端口; 1:表示使用 MCU 串口 2:表示使用高速串口 3:表示使用 SPI 口
0x0008	MCU UART BPS	0x02	0x2AF2	MCU 串口的波特率; MCU 串口的时钟可以为 27M 或者 36M。 MCU 串口的时钟为 27M 时,波特率与本控制项的关系如下所示: 波特率 配置值 9600 0xAEC8 19200 0x56E4 38400 0x2AF2 (默认值) 57600 0x1C4C 115200 0x0DA6 MCU 串口的时钟为 36M 时,波特率与本控制项的关系如下所示: 波特率 配置值 9600 0xE960 19200 0x7430 38400 0x3998 57600 0x1288
0x000A	High Speed UART BPS	0x04	0x0298, 0x000E	高速串口的波特率; 前两个字节用于设置高速串口的 FRAC 寄存器; 后两个字节用于设置高速串口的 INTER 寄存器; 计算公式如下所示: DIVISOR = CLK / (BAUD x 16) INTER = (Integer) DIVISOR FRAC=(Integer) ((DIVISOR - INTER)*1024) 其中: CLK 为高速串口模块时钟,取值为 27M BAUD 为要设置的波特率 INTER 的值写入 INTER 寄存器 FRAC 的值写入 FRAC 寄存器 Integer 表示取整操作 常用波特率的 INTER 和 FRAC 对照表如下所示:

				波特率	INTER	FRAC
				38400	0x002B	0x03C8
				57600	0x002B 0x001D	0x0130
				115200	0x001D 0x000E	0x0298
				460800 921600	0x0003 0x0001	0x02A6
				921600 SPI 口的波特率		0x0353
					•	口的 DIVIDER 寄存
					工设署 CDI	口的 SS 寄存器;
				计算公式如下		口口 55 可行船;
				ロザンスタルトが小: DIVIDER = CLK/(2*BAUD) -1		
						时钟,取值为 27M
				或 36M	の「大人」	H 1 V 1
				_ ^ ~	更没置的 SE) I 的波特家
				BAUD 为要设置的 SPI 的波特率 DIVIDER 为写入 DIVIDER 寄存器的值		
						默认为 0x0200
				•	• • • • • • • • • • • • • • • • • • • •	RAC 对照表如下所
				示:	,	
0x000E	SPI BPS	0x04	0x000D,	SPI 模块时钟》	为 27M 时:	
			0x0200	波特率	DIVIDER	SS
				0.844M	0x000F	0x0200
				1.688M	0x0007	0x0200
				3.375M	0x0003	0x0200
				6.750M	0x0001	0x0200
				13.500M	0x0000	0x0200
				SPI 模块时钟;	为 36M 时:	
				波特率	DIVIDER	SS
				1.125M	0x000F	0x0200
				2.250M	0x0007	0x0200
				4.500M	0x0003	0x0200
				9.000M	0x0001	0x0200
				18.000M	0x0000	0x0200

地址	功能	长度 (字节)	缺省值	功 能 描 述
0x0019	Downsize	0x01	0x00	用于设置从 LBUF JPE 输出时缩放比例; Bit[1:0]: 水平缩放比例: 00: 1: 1,不做缩放 01: 1: 2,缩小为原来的 1/2 10: 1: 4,缩小为原来的 1/4 11: 预留 Bit[3:2]: 预留,设置为 0 Bit[5:4]: 垂直缩放比例;

				00: 1: 1,不做缩放 01: 1: 2,缩小为原来的 1/2 10: 1: 4,缩小为原来的 1/4 11: 预留 Bit[7:6]: 预留,设置为 0 注意: 垂直缩放比例控制位设置的值不能大于水平缩放比例控制位设置的值;
0x0016	Mode Gate Control	0x01	0x1E	控制硬件模块的时钟是否打开; 这里配置的硬件模块是跟视频的 Data Path 无关的模块; 如果模块的时钟打开了,则该模块工作; 如果时钟关闭了,则模块不工作。Bit2: 控制 TE(TV Encoder 和 DAC) 模块时钟是否打开: 0: 关闭 1: 打开 Bit[7:5]: 预留,设置为 0